

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-19259

(43)公開日 平成8年(1996)1月19日

(51)Int.Cl. <sup>6</sup>	識別記号	片内整理番号	F I	技術表示箇所
H 0 2 M	7/217	9472-5H		
	1/14			
	7/06	A 9472-5H		
	7/48	E 9181-5H		
H 0 3 H	11/04	G 8628-5J		

審査請求 未請求 請求項の数 4 O L (全 8 頁) 最終頁に続く

(21)出願番号 特願平6-150833

(22)出願日 平成6年(1994)7月1日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 川嶋 信弘

大阪府大阪市阿倍野区長池町22番22号 シ  
ャープ株式会社内

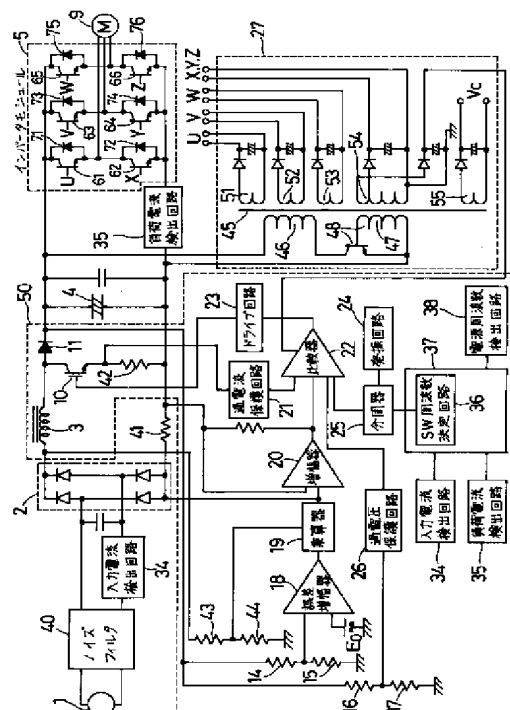
(74)代理人 弁理士 佐野 静夫

(54)【発明の名称】 インバータ回路

(57)【要約】

【目的】 アクティブフィルタを備えたインバータ回路において、負荷或いは電源の変動にかかわらずリップル電流とスイッチングロスの最適制御を行わせる。

【構成】 インバータ回路に設けたアクティブフィルタ50のトランジスタ10におけるスイッチング周波数 $S_{wf}$ を入力電流、負荷電流或いは電源周波数に基づき、アクティブフィルタのリップル電流及びスイッチングロスが最適値になるように制御する制御回路を設ける。



## 【特許請求の範囲】

【請求項1】商用電源を整流し、直流電圧に変換する整流手段と、該整流手段からの整流出力を平滑し直流出力とする平滑手段と、該平滑手段からの直流出力をチョッピングして可変電圧可変周波数の交流出力を導出する直流・交流変換手段と、上記整流手段と直流・交流変換手段間に、入力電圧と同位相にした入力電流に基づき、所定の周波数でスイッチングするトランジスタを備えたアクティブフィルタ手段とを設けて成るインバータ回路において、スイッチングロスと、上記平滑手段のリップル電流を少なくするように上記トランジスタのスイッチング周波数を可変する制御手段を設けたことを特徴とするインバータ回路。

【請求項2】請求項1記載のインバータ回路において、制御手段は入力電流、負荷電流或いは電源周波数の少なくともいずれかによりトランジスタのスイッチング周波数を設定するようにしたことを特徴とするインバータ回路。

【請求項3】請求項1記載のインバータ回路において、アクティブフィルタ手段と接地電位が同一になる上記直流・交流変換手段のスイッチング素子の制御電源を上記アクティブフィルタ手段の電源と共通したことを特徴とするインバータ回路。

【請求項4】請求項1記載のインバータ回路において、アクティブフィルタ手段は、入力電圧に位相同期した演算出力による正弦波近似の入力電流に基づき、所定の周波数でスイッチングするトランジスタを設けたことを特徴とするインバータ回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は空気調和機や冷蔵庫等の電源回路に用いるインバータ回路に係り、特に可変周波数・可変電圧制御を行い、電源の力率改善と電源高調波電流を抑制するアクティブフィルタを備えたインバータ回路に関するものである。

## 【0002】

【従来の技術】従来、この種のインバータ回路は、例えば圧縮機、凝縮器、減圧器、蒸発器等を順次連通して成る冷凍サイクルを備えた空気調和機等の上記圧縮機に駆動電力を供給する回路として用いられており、出力周波数を付加に応じて制御することにより、付加に対する最適な能力を得るようにし、快適性省エネルギー効果の向上を図るようにしている。図5はこのようなインバータ回路の従来例を示すものであり、交流商用電源1をダイオードブリッジで構成した整流回路2で整流し、平滑用コンデンサ4で平滑して直流電圧に変換し、インバータモジュール5に供給している。

【0003】上記インバータモジュール5は3相ブリッジ接続した6個のトランジスタ61、62、・・・66より成る3相トランジスタブリッジ回路と、この3相ト

ランジスタブリッジ回路に並列に設けた6個のダイオード71、72、・・・76より成り、上記3相トランジスタブリッジ回路の各トランジスタ61、62、・・・66の各制御端子にはマイクロコンピュータ8より制御信号を与え、モータ等の負荷9に3相交流電力を供給するようにしている。そして、インバータモジュール5より成るインバータの出力周波数を負荷に応じて制御することにより、負荷に対する最適の効率で動作し、空気調和機や冷蔵庫等に用いた場合、快適性と省エネルギー効果を発揮するようにしている。

【0004】このようなコンデンサインプット型の電源回路では図6に示すように、直流平滑電圧 $V_0$ より、入力電圧が高いときのみ、入力電流が流れ、直流平滑電圧 $V_0$ より入力電圧が低くなると入力電流が流れなくなる。そのため電源回路の力率が悪く、高調波電流も多くなって電力損失と電力母線への高調波電流による悪影響が生ずるという問題があった。

【0005】この対策として、従来、リアクトルによるパッシブフィルタを用いたものがあるが、根本的な改善には至っていない。そこで図5に示すようにチョークコイル3と平滑用コンデンサ4の間にトランジスタ10、高速リカバリーダイオード11及びこのトランジスタ10のベースに制御信号を供給する制御回路12より成るアクティブフィルタ13を設けたものが特開平4-26374として提案されている。このアクティブフィルタ13は制御回路12からの制御信号により、トランジスタ10をオン、オフ制御し、入力電流波形を図6に示すように入力電圧波形と同位相の略正弦波にして、高調波歪を抑制し入力力率を改善して、入力電源の利用効率の向上を図っている。

## 【0006】

【発明が解決しようとする課題】上記のようにコンデンサインプット型の電源回路を持つインバータ回路にアクティブフィルタを搭載すれば、力率改善、及び電源高調波電流の抑制ができる。しかし、この場合、アクティブフィルタにおけるトランジスタのスイッチング周波数 $S_{wf}$ とチョークコイルの容量及びリップル電流、トランジスタ10のスイッチングロス、入力電流等との間には密接な関係がある。即ち、トランジスタのスイッチング周波数 $S_{wf}$ とチョークコイルに流れるピーク電流 $i_{LP}$ との間には、チョークコイル容量が決まれば、 $S_{wf} \times i_{LP} = \text{一定}$ の関係がある。従って、図3に示すようにスイッチング周波数 $S_{wf}$ を上げると、チョークコイルに流れる電流のリップル分が抑えられるがトランジスタのスイッチングロスが増加するので、通常、電流容量とチョークコイルの容量からスイッチング周波数 $S_{wf}$ を決定している。

【0007】上記スイッチング周波数 $S_{wf}$ が固定されると、電源周波数の1周期当たりのスイッチング回数が電源周波数に反比例するので上記チョークコイルに流れ

るリップル電流が電源周波数を高くすると大きくなるという問題があった。またこのようにリップル電流が変わると、これが大きくなった場合、電流ピークが大きくなりパワートランジスタの最大容量にも影響を及ぼすという問題があった。

【0008】また力率改善と電源高調波電流抑制の具体的方法として、入力電圧を抵抗で分圧し、この分圧した電圧に比例した入力電流を入力電圧と位相の同期をとりながら正弦波近似した制御が知られているが、実際は、入力電流の影響で入力電圧波形が歪むという問題があった。また、アクティブフィルタの制御回路では、増幅器の電源として例えば+15V位以上の電源が必要となり、回路規模が大型で高価になっていた。

【0009】

【課題を解決するための手段】上記の課題を解決するため、本発明のインバータ回路は商用電源を整流し直流電圧に変換する整流手段と、該整流手段からの整流出力を平滑し直流出力とする平滑手段と、該平滑手段からの直流出力をチョッピングして可変電圧可変周波数の交流出力を導出する直流・交流変換手段と、上記整流手段と直流・交流変換手段間に入力電圧と同位相にした入力電流に基づき、所定の周波数でスイッチングするトランジスタを備えたアクティブフィルタ手段とを設けて成るインバータ回路において、スイッチングロスと上記平滑手段のリップル電流を少なくするように上記トランジスタのスイッチング周波数を可変する制御手段とを設けたことを特徴とする。

【0010】また上記インバータ回路において、制御手段は入力電流、負荷電流或いは電源周波数の少なくともいずれかによりトランジスタのスイッチング周波数を設定するようにしたことを特徴とする。

【0011】また上記インバータ回路において、アクティブフィルタ手段と接地電位が同一になる直流交流変換手段のスイッチング素子の制御電源をアクティブフィルタ手段の電源と共通にしたことを特徴とする。

【0012】また上記インバータ回路において、アクティブフィルタ手段は、入力電圧に位相同期した演算出力による正弦波近似の入力電流に基づき、所定の周波数でスイッチングするトランジスタを設けたことを特徴とする。

【0013】

【作用】本発明は上記のような構成であるので、インバータ回路に設けたアクティブフィルタのトランジスタは、制御手段によりスイッチング周波数が制御され、入力電流、負荷電流或いは電源周波数の少なくともいずれか1つに基づきスイッチングロス及び平滑手段のリップル電流が少なくなり、負荷や電源の変動が生じてスイッチングロスを低減させると共に、入力電流のリップルを抑え回路を高性能化させる。

【0014】またアクティブフィルタに設けたトランジ

スタのスイッチングを制御する制御回路とインバータ回路における直流・交流変換回路の接点電位が同一になるスイッチング素子の制御回路を共通の電源で駆動することができる。

【0015】またアクティブフィルタに設けたトランジスタのスイッチングは入力電圧に位相同期した演算出力による正弦波近似の入力電流に基づき、所定の周波数で行われるので入力電圧により入力電流波形が著しく歪んだときでも入力電流を略正弦波に近似した波形にすることができ、回路の力率を改善すると共に電源高調波電流を抑制することができる。

【0016】

【実施例】本発明を実施したアクティブフィルタ搭載のインバータ回路を図面に示す実施例と共に説明する。図1は本発明の一実施例の回路構成図であり、図5に示す従来例に対応する部分は同一符号を付し説明を省略する。

【0017】図1において、40は商用電源1のノイズを除去するノイズフィルタであり、34は商用電源1より本発明のインバータ回路に供給される入力電流を検出する入力電流検出回路、41はダイオードブリッジより成る整流回路2の出力電流を検出する電流センス抵抗である。50は上記整流回路2とコンデンサ4の間に設けられたアクティブフィルタであり、このアクティブフィルタ50はチョークコイル3、トランジスタ10、高速リカバリーダイオード11及び抵抗42と上記トランジスタ10のゲートを制御する後述の制御回路より成る。35は上記コンデンサ4と上記インバータモジュール5間に設けられた負荷電流検出回路である。

【0018】上記制御回路は次の構成より成る。43及び44は上記アクティブフィルタ50の入力電圧を分圧する分圧抵抗、14と15及び16と17はそれぞれ上記アクティブフィルタ50の出力電圧を分圧する分圧抵抗、18は上記アクティブフィルタ50の出力電圧を上記分圧抵抗14と15で分圧した電圧を基準電圧 $E_0$ と比較して誤差電圧を出力する誤差増幅器、19は上記アクティブフィルタ50の入力電圧を上記分圧抵抗43と44で分圧した電圧により入力電圧と位相の同期をとり、上記誤差増幅器18の出力で入力電圧波形を補正する乗算器、20は上記電流センス抵抗41で検出した入力電流を、上記乗算器19から導出される補正された入力電圧波形に同期して増幅する増幅器である。

【0019】また、21は抵抗42で検出した上記トランジスタ10の電流に基づき、該トランジスタ10の過電流を検出し、上記トランジスタ10の保護信号を導出する過電流保護回路、26は上記アクティブフィルタ50の出力電圧を分圧抵抗16と17で検出し、この電圧に基づき出力電圧の過電圧を保護する過電圧保護信号を導出する過電圧保護回路、25は発振器24の出力を分周する分周器、22は上記増幅器20、過電流保護回路

21、過電圧保護回路26及び分周器25の出力を比較しトランジスタ10の制御信号を導出する比較器であり、該比較器22の出力はドライブ回路23を介してトランジスタ10のゲートに供給する。

【0020】37は、商用電源1の電源周波数を検出する電源周波数検出回路38と上記入力電流検出回路34及び負荷電流検出回路35の各出力に基づき、上記トランジスタ10のスイッチング周波数を決定するスイッチング周波数決定回路36を備えたマイクロコンピュータである。

【0021】一方27は上記インバータモジュール5の各トランジスタ61、62、・・・66のゲートを制御する制御信号を発生し、また上記アクティブフィルタ50に用いるトランジスタ10のベース制御回路の電源電圧を発生するDC/DCコンバータで構成した電源回路である。この電源回路27には高周波トランス45があり、該高周波トランス45の1次巻線46、47はスイッチングトランジスタ48を直列に介して、上記アクティブフィルタ50の出力側に接続され、上記高周波トランス45の2次側には2次巻線51、52、53、54、55、を設け、この各2次巻線51、52、53、54、55にはそれぞれダイオードとコンデンサより成る整流回路を設ける。

【0022】上記高周波トランス45の2次巻線51、52、53と各巻線に設けた整流回路より成るU相、V相、W相の電源回路は、上記インバータモジュール5のトランジスタ61、63、65の制御用として、該各トランジスタ61、63、65のベースに接続され、2次巻線54と、該巻線に設けた整流回路より成るX相、Y相、Z相の共通の電源回路は上記インバータモジュール5のトランジスタ62、64、66の制御用として、該各トランジスタ62、64、66のベースに接続される。

【0023】また上記2次巻線54の昇圧タップ2はダイオードとコンデンサより成る他の整流回路を設け、この整流回路と2次巻線54で上記アクティブフィルタ50の制御回路用電源を構成し、アクティブフィルタ50の上記制御回路に接続する。また上記高周波トランス45の2次巻線55とこの巻線に設けた整流回路でインバータ回路の制御電圧 $V_c$ を発生する制御回路電源を構成する。

【0024】次に図1に示す実施例の動作説明を行う。商用電源1より供給される交流電源はノイズフィルタ40を介してノイズが除去された後、ダイオードブリッジより成る整流回路2に導かれ、ここで全波整流されて、アクティブフィルタ50に供給される。アクティブフィルタ50の出力電圧は抵抗14と15で分圧して、誤差増幅器18に入力し、基準電圧 $V_0$ と比較して、誤差信号を取り出し、これを次段の乗算器19に供給する。

【0025】乗算器19は分圧抵抗43と44で分圧し

たアクティブフィルタ50の入力電圧を上記誤差増幅器18より供給される誤差信号で補正し、出力電圧波形で補正された入力電圧波形を次段の増幅器20に供給する。

【0026】上記整流回路2からの出力電流は電流センサ抵抗41で検出され、上記増幅器20に入力されて、該増幅器20で上記乗算器19からの補正後の入力電圧波形に同期して増幅される。従って、整流回路2の出力電流に応じた増幅器20の出力波形は、乗算器19からの補正された入力電圧波形に同期した信号となる。

【0027】上記増幅器20の出力信号は次段の比較器22に導き、この比較器22で発振回路24の出力信号を分周器25で分周した搬送波信号と比較演算する。そしてこの比較演算した比較器22の出力をドライブ回路23を介して、上記トランジスタ10のベースに与え、トランジスタ10のスイッチングを制御する。その結果、上記アクティブフィルタ50の電流波形は図2に示すように、入力電圧波形と同位相の波形になる。

【0028】アクティブフィルタ50に用いるトランジスタ10のスイッチング周波数 $Swf$ とスイッチングロス及びチョークコイル3のリプル電流 $i_{Lf}$ の間には、図5で説明したようにスイッチング周波数 $Swf$ を上げるとリプル電流 $i_{Lf}$ は抑えられるがスイッチングロスは増大するという関係がある。

【0029】そこで、本発明においては電源周波数、入力電流及び負荷電流等の変化による入力電流のリプルの変化を上記分周器25の分周比を制御し、トランジスタ10のスイッチング周波数 $Swf$ を変えることで抑制する。

【0030】上記入力電流検出回路34、負荷電流検出回路35及び電源周波数検出回路38でそれぞれ検出した入力電流、負荷電流及び電源周波数或いはそれらの変化分の信号はマイクロコンピュータ37に供給する。マイクロコンピュータ37では、上記の各検出信号を予め定めたデータに基づき、演算処理してスイッチング周波数決定回路36より上記分周器25の分周比を決める信号を出力する。

【0031】即ち、入力電流検出回路34或いは負荷電流検出回路35で入力電流或いは負荷電流が検出されると、マイクロコンピュータ37は、この検出信号に基づき、分周器25の分周比を演算し、比較器22よりトランジスタ10に供給するスイッチング信号のスイッチング周波数 $Swf$ を上記入力電流或いは出力電流に比例して増加（或いは減少）させるようにする。また、電源周波数検出回路38で電源周波数が高く（或いは低く）なったことが検出されると、マイクロコンピュータ37は図4に示すような予め定めたデータに基づき、この検出信号を演算処理して分周器25の分周比を定め、比較器22よりトランジスタ10に供給するスイッチング信号のスイッチング周波数 $Swf$ を上記電源周波数に比例し

て図4に示すように増加(或いは減少)させるようにする。電源周波数が例えば50Hzより60Hzに上昇すると、マイクロコンピュータ37は分周器25の分周比を1.2倍にする信号を出力する。

【0032】入力電流検出回路34、負荷電流検出回路35及び電源周波数検出回路38より、同時に2個以上の信号の変化が検出された場合も同様にマイクロコンピュータ37は予め記憶されたデータに基づき演算処理して分周器25に対する一つの分周比を定め、トランジスタ10を最適のスイッチング周波数で駆動するようにする。

【0033】次に電源回路27の動作説明を行う。上記アクティブフィルタ50の直流出力を高周波トランス45の1次巻線46、47とこの1次巻線に直列接続されたトランジスタ48に与え、高周波電流に変換して高周波トランス45に供給し、この高周波トランス45の複数の2次巻線51、52、53及び54の各出力を整流してインバータモジュールを構成する3相ブリッジ接続された各トランジスタ61、62、・・・66のベースに供給する。

【0034】この場合、高周波トランス45の2次巻線51、52及び53より得られるU相電源、V相電源及びW相電源は互いに絶縁して独立した電源となっており、インバータモジュール5を構成する3相ブリッジ接続された上側のU相のトランジスタ61、V相のトランジスタ63及びW相のトランジスタ65のベースにそれぞれ供給される。

【0035】一方、インバータモジュール5の3相ブリッジ接続されたトランジスタの内、下側のX相、Y相及びZ相のトランジスタ62、64及び66はエミッタ側を共通接続して接地しているので、各トランジスタ62、64及び66のベースドライブ用電源は共通したもので良い。高周波トランス45の2次巻線54の出力を整流して得られる電源はX相、Y相及びZ相に共通のXYZ相電源として上記トランジスタ62、64及び66のベースに共通に供給する。

【0036】また、上記アクティブフィルタ50とインバータモジュール5の接地点は同電位になっているので、アクティブフィルタ50の電源の接地点とインバータモジュール5のX、Y、Z相の電源の接地点を共通化することができる。そこで本実施例においては高周波トランス45の2次巻線54にタップを設け、このタップから得られる出力を整流してAF制御回路用電源としてアクティブフィルタ50の制御回路に供給する。この場合、実施例では高周波トランス45の2次巻線45に別途タップを設け出力を取り出しているが、電圧降下回路(図示せず)を設けて出力を取り出すようにしても同様に実施できる。

【0037】アクティブフィルタ50の増幅器等制御回路の電源は通常15V以上必要であるが、上記のような

構成により、インバータモジュール5のX、Y、Z相の電源と共通化できるので回路の簡素化とコスト低減を実現することができる。

【0038】なお図1において過電流保護回路21はトランジスタ10に過電流が流れると、これを抵抗42で検出して比較器22に与え、トランジスタ10のベース電位を制御して上記過電流を抑制するものであり、過電圧保護回路26はアクティブフィルタ50の出力側の電圧が所定値以上になると、これを分圧抵抗16と17で検出して、比較器22に与え、トランジスタ10のベースドライブ電圧を制御してアクティブフィルタ50の出力側の電圧の上昇を抑制する。

【0039】以上の実施例に示すアクティブフィルタ50では、入力電流の影響で入力電圧が歪むという問題がある。これを解消するには、上記実施例において入力電圧を抵抗43と44で分圧して乗算器19に入力し、電流センサ抵抗41で検出した入力電流の位相を上記乗算器19からの入力電圧の位相に増幅器20で同期させ比較器22に導き、該比較器22より入力電圧に位相同期した入力電流に基づく制御信号を導出して、この制御信号でトランジスタ10をオン、オフ制御するものに代え、図示していないがマイクロコンピュータ等で位相角 $\theta$ に対して、正弦波 $\sin\theta$ の値を予め記憶し、 $\sin\theta$ の波形を生成する正弦波近似波形発生回路と、これより導出される正弦波近似波形を入力電圧の位相に同期させる同期回路とこの同期回路の出力によりトランジスタ10のスイッチング周期Tに対するオン時間 $T_{ON}$ を $T_{ON}=kT(1-\sin\theta)$ (但しkは定数)となるようにトランジスタ10を制御する回路を設け、入力電流が正弦波近似波形になるようにトランジスタ10のスイッチングのオン時間をデジタル的に制御するようにしてもよい。

【0040】

【発明の効果】本発明は上記の構成により、回路の力率改善と電源高調波電流を抑制できると共に、入力電流、出力電流、電源周波数等に応じアクティブフィルタのトランジスタのスイッチング周波数を制御することができるので、リップル電流とスイッチングロス最適制御が可能となり信頼性と効率の向上を図ることができる。またアクティブフィルタの電源とインバータのドライブ回路の電源を共用できるので回路の小型化、低コスト化を図ることができる。また入力電流の正弦波近似をデジタル制御で行わせることができるので耐ノイズ性を向上させることができる。

【図面の簡単な説明】

【図1】本発明の一実施例のブロック回路図である。

【図2】本発明における入力電圧と入力電流の関係を示す図である。

【図3】インバータ回路に用いるアクティブフィルタのスイッチング周波数とスイッチングロス及びリップル電流の関係を示す図である。

【図4】電源周波数が変動した場合のアクティブフィルタにおける入力電流とスイッチング周波数の関係を示す図である。

【図5】従来例のブロック図である。

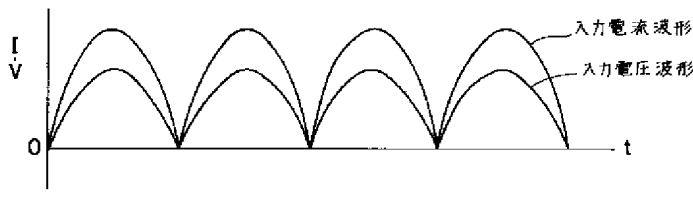
【図6】その動作説明波形図である。

【符号の説明】

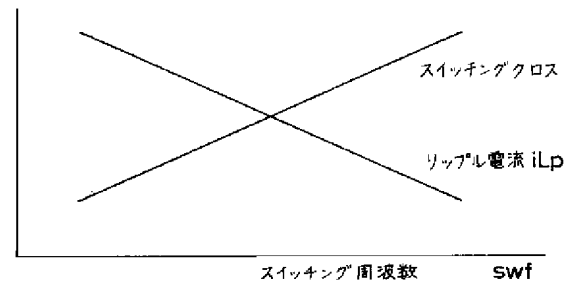
- 1 商用電源
- 2 整流回路
- 3 チョークコイル
- 4 コンデンサ
- 5 インバータモジュール
- 10 トランジスタ
- 11 高速リカバリダイオード
- 19 乗算器
- 20 増幅器
- 22 比較器
- 24 発振回路
- 25 分周器
- 34 入力電流検出回路
- 35 負荷電流検出回路
- 36 周波数決定回路

- 37 マイクロコンピュータ
- 38 電源周波数検出回路
- 41 電流センス抵抗
- 43 分圧抵抗
- 44 分圧抵抗
- 45 高周波トランス
- 46 1次巻線
- 47 1次巻線
- 48 トランジスタ
- 10 50 アクティブフィルタ
- 51 2次巻線
- 52 2次巻線
- 53 2次巻線
- 54 2次巻線
- 55 2次巻線
- 61 トランジスタ
- 62 トランジスタ
- 63 トランジスタ
- 64 トランジスタ
- 20 65 トランジスタ
- 66 トランジスタ

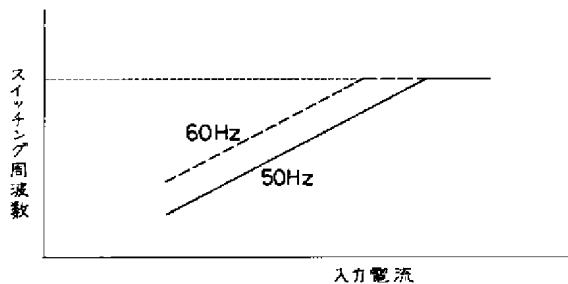
【図2】



【図3】

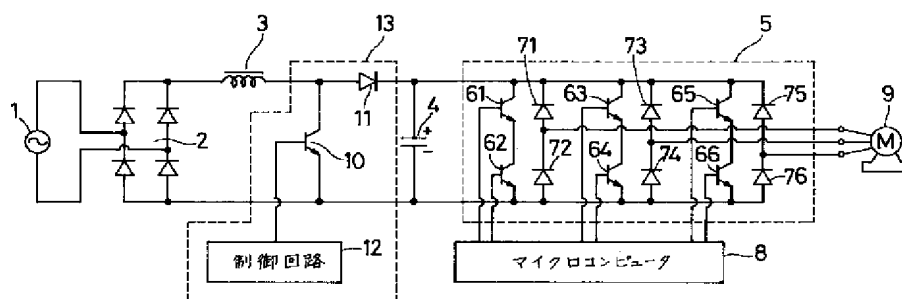


【図4】





【図5】



【図6】



フロントページの続き

(51)Int. Cl.<sup>6</sup>

H 0 3 H 11/06

識別記号

片内整理番号

8628-5 J

F I

技術表示箇所



**PAT-NO:** JP408019259A  
**DOCUMENT-IDENTIFIER:** JP 08019259 A  
**TITLE:** INVERTER CIRCUIT  
**PUBN-DATE:** January 19, 1996

**INVENTOR-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
KAWASHIMA, NOBUHIRO	

**ASSIGNEE-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
SHARP CORP	N/A

**APPL-NO:** JP06150833  
**APPL-DATE:** July 1, 1994

**INT-CL (IPC):** H02M007/217 , H02M001/14 ,  
H02M007/06 , H02M007/48 ,  
H03H011/04 , H03H011/06

**ABSTRACT:**

**PURPOSE:** To control an inverter circuit having an active filter so as to have the optimum ripple current and switching loss regardless of the fluctuation of a load or a power supply.

**CONSTITUTION:** A controller which controls a switching frequency Swf of the transistor 10 of an active filter 50 provided in an inverter circuit

so as to obtain the optimum ripple current and switching loss of the active filter in accordance with an input current, a load current or a power supply frequency is provided.

COPYRIGHT: (C)1996,JPO